

Graphical System Design

un nuevo concepto en el diseño de control

NATIONAL INSTRUMENTS

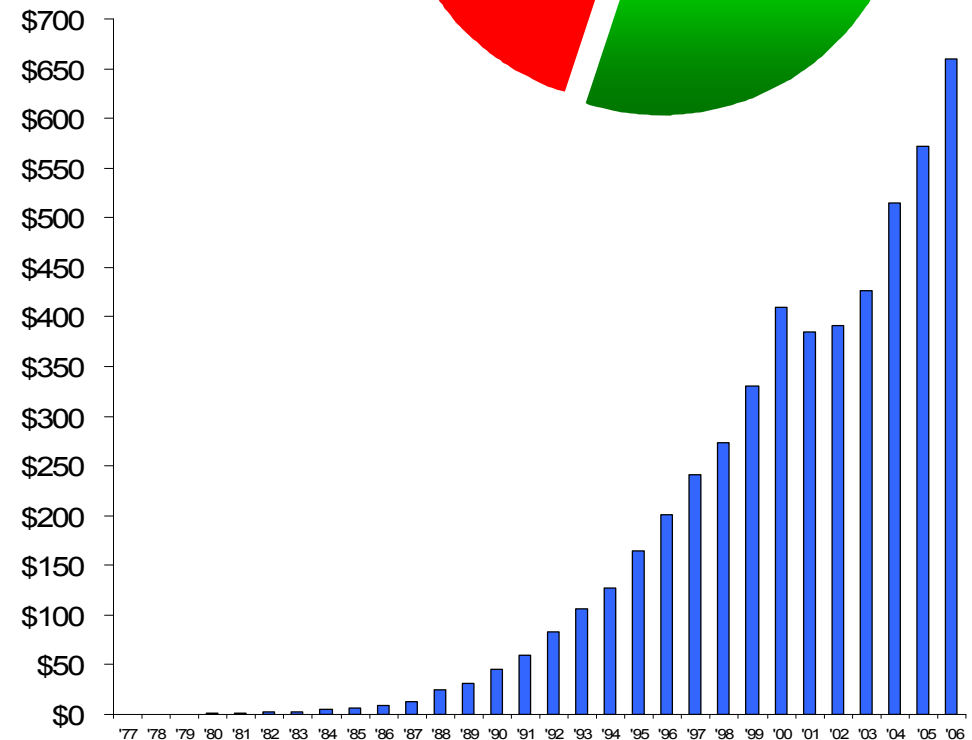
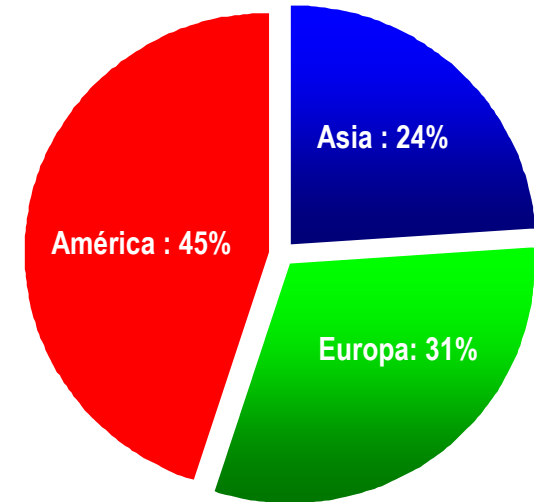
Yon Asensio – Responsable Zona Norte

Agenda

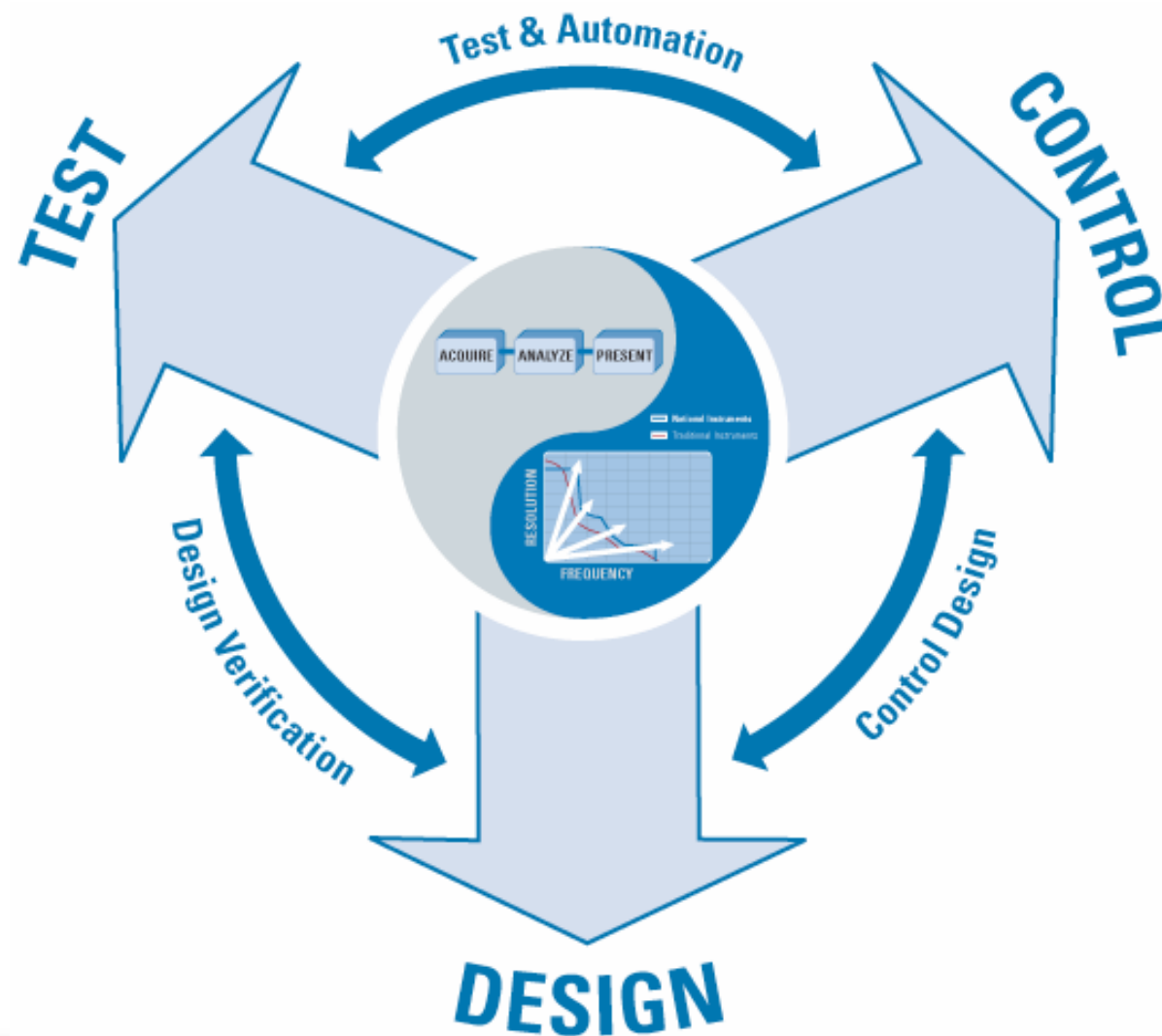
- INTRODUCCION
- TENDENCIAS TECNOLÓGICAS
- GRAPHICAL SYSTEM DESIGN
 - SOFTWARE
 - HARDWARE
- Diagrama en V RCP & HIL
- REFERENCIAS

National Instruments

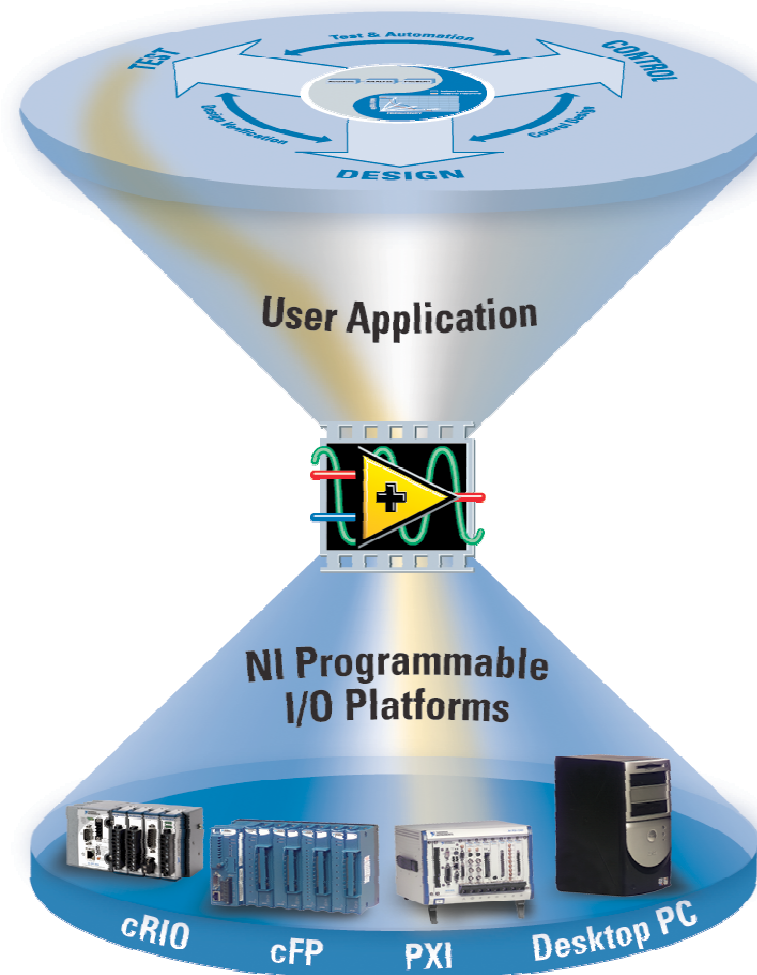
- 660 millones de \$ de volumen de negocios en 2006: **+15,5%**
- **Crecimiento y rentabilidad** desde hace muchos años
- **16%** invertido en I+D
- Más de **4.200** empleados
- NI nombrado por la revista **FORTUNE** entre las “**100 mejores empresas para trabajar**” por 8º año consecutivo
- La plataforma de adquisición USB NI **CompactDAQ**, nombrada “Best in Test” por la revista **Test & Measurement World**



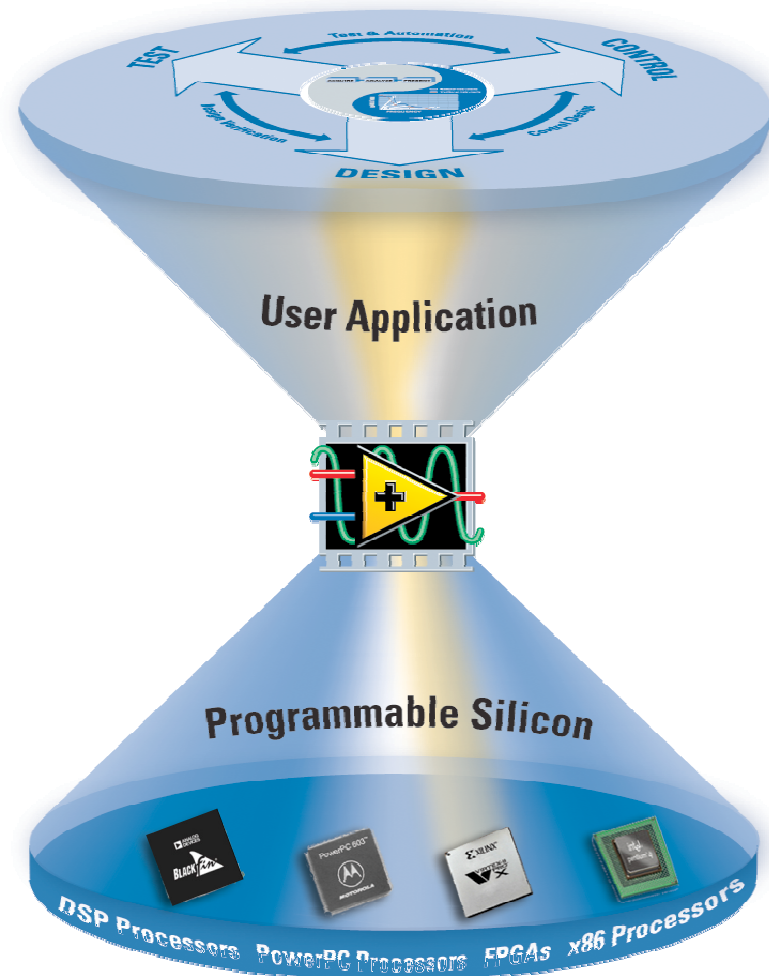
Virtual Instrumentation



Graphical System Design

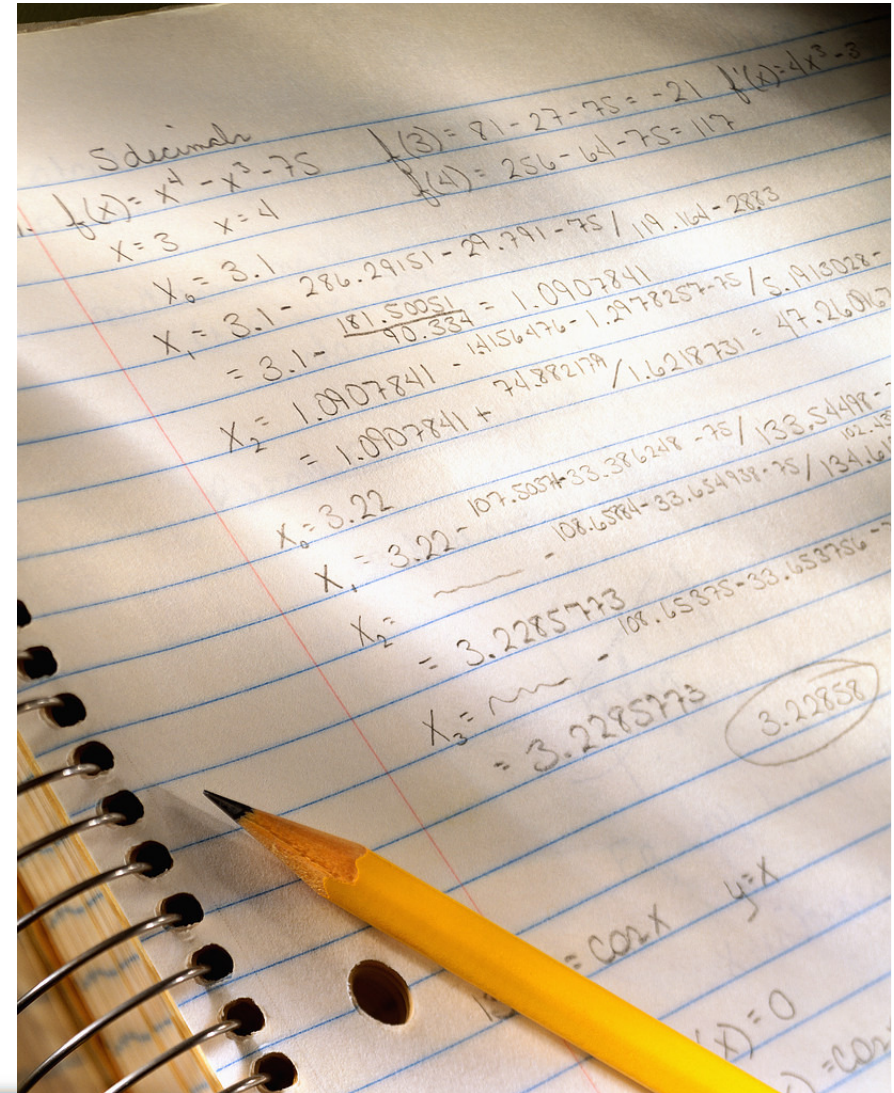


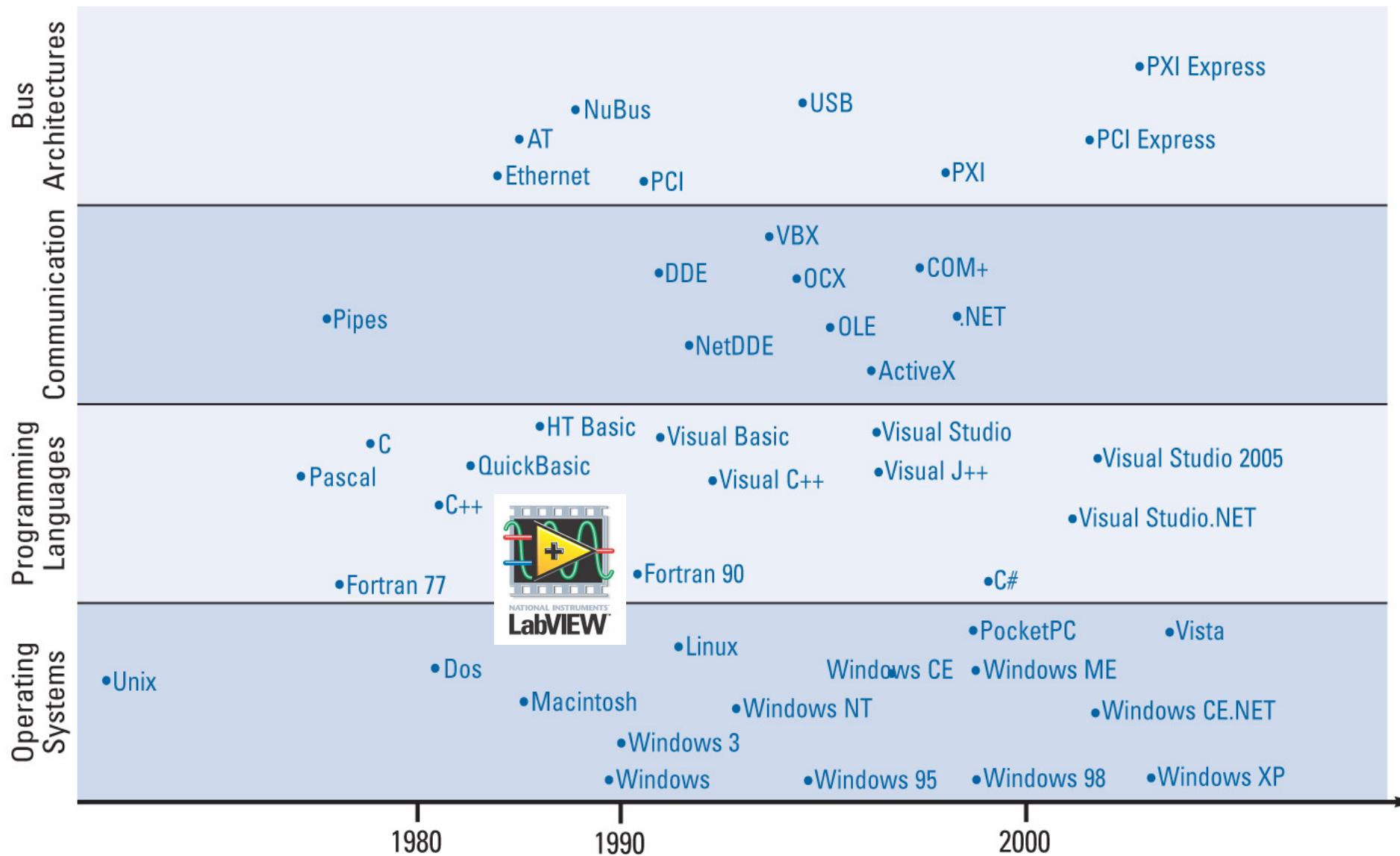
Graphical System Design



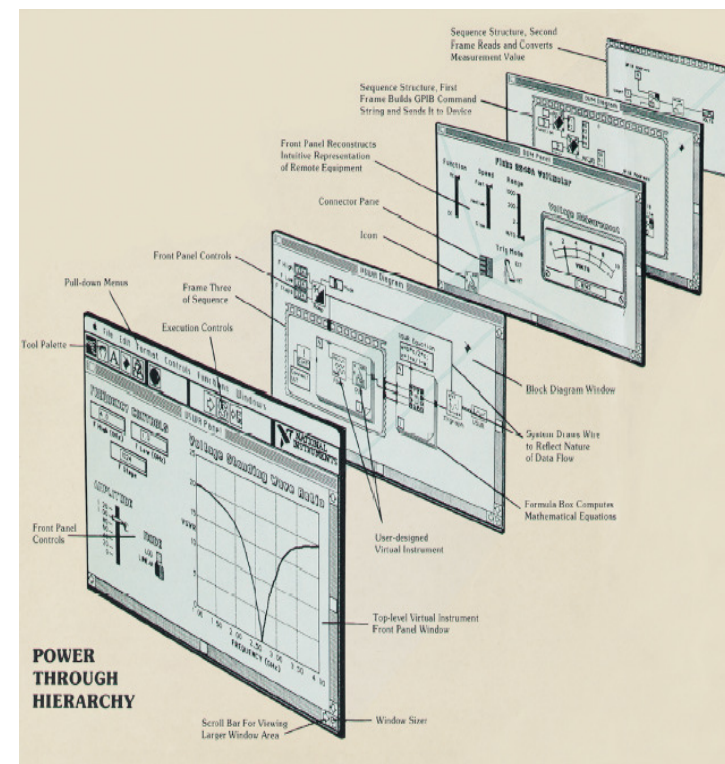
Mundo del ingeniero: 1980s

- Medida y automatización
 - Controladores de instrumentos propietarios
 - Programación secuencial
- Metodologías de análisis
 - Calculadoras
 - Bibliotecas BASIC, Fortran
- Presentación y almacenamiento de datos
 - Terminales ASCII
 - Infraestructura costosa



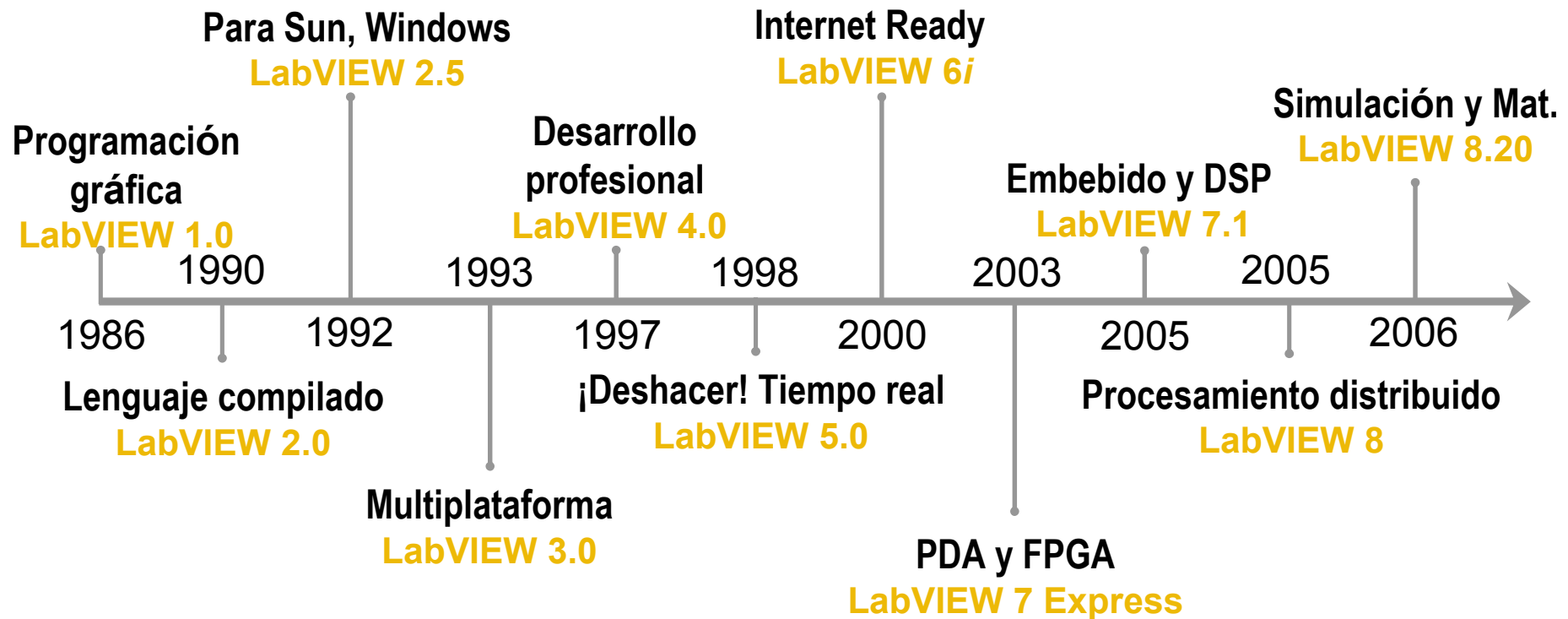


LabVIEW 1.0: 1986





20 años de innovación continua



El mundo de los ingenieros actualmente...

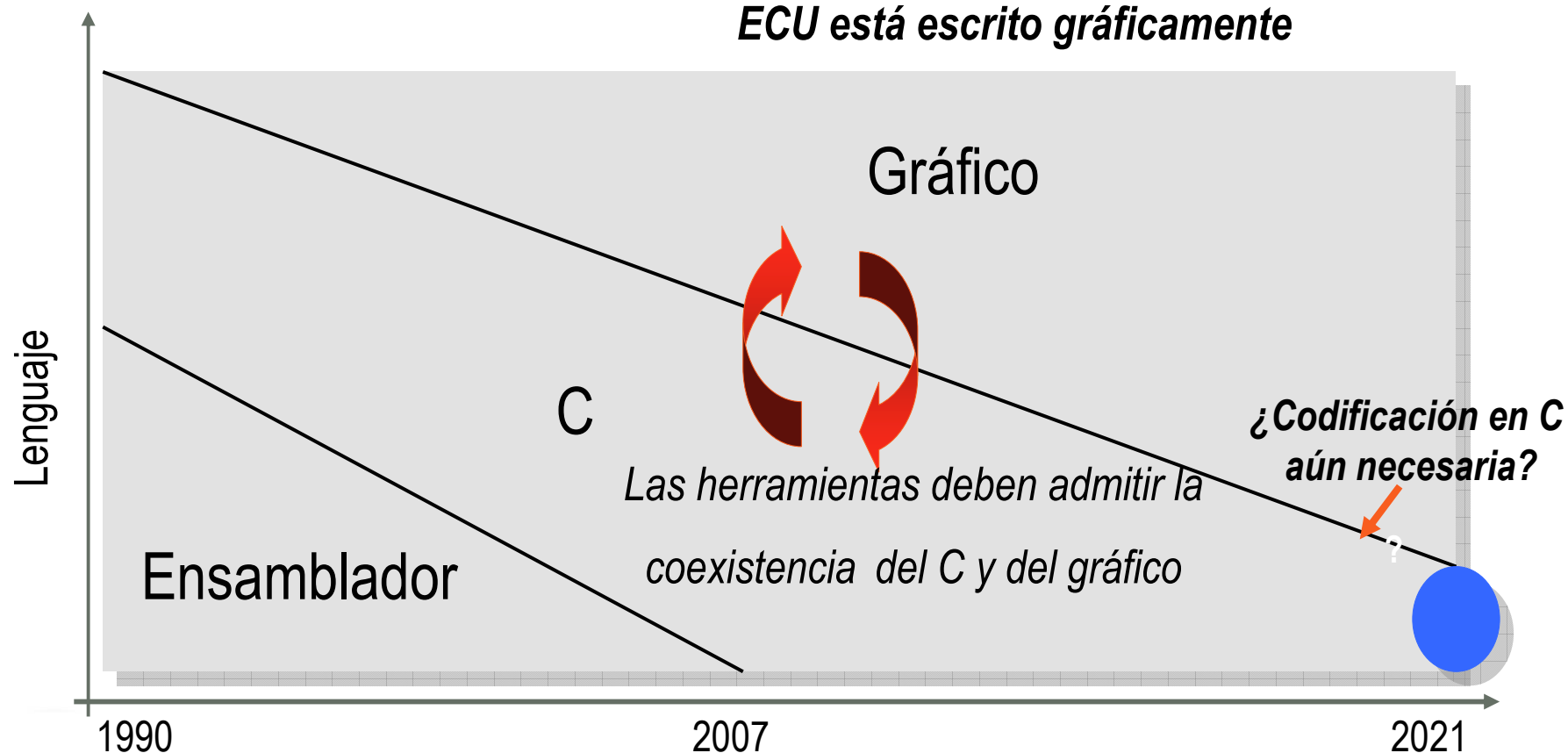
Diseño de sistemas embebidos y en tiempo real

Reto: varias elecciones de hardware para el desarrollo de sistemas

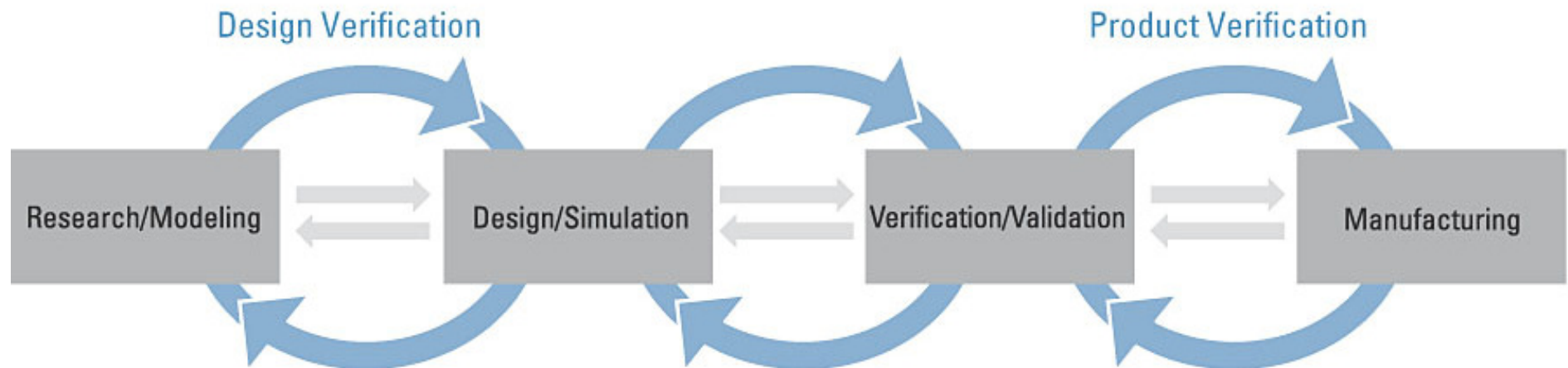
Instrumentos de bajo nivel	→	Instrumentos basados en plataformas
Un procesador con un SO	→	Varios procesadores, varios SO
Única arquitectura	→	Arquitecturas mixtas(MPU+DSP+FPGA)
Diseño limitado por el silicio	→	Diseño limitado al software
Único modelo de computación	→	Varios modelos de computación
Hardware predefinido	→	Hardware programmable
Sistema en una placa	→	Sistema en un chip (SOC)
Programación basada en texto	→	Programación gráfica

Los ingenieros de sistemas y software usan el Diseño Gráfico en el automóvil

....más del 60% del software de una ECU está escrito gráficamente

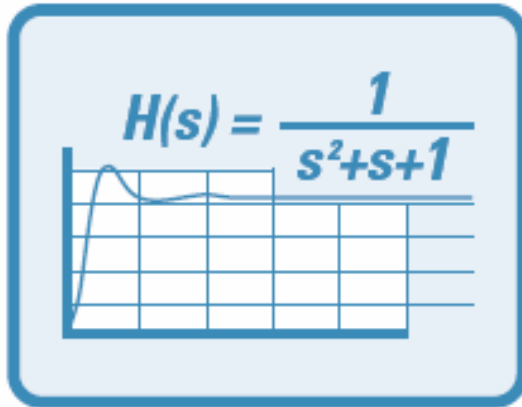


Plataforma de ingeniería de desarrollo para los próximos 30 años

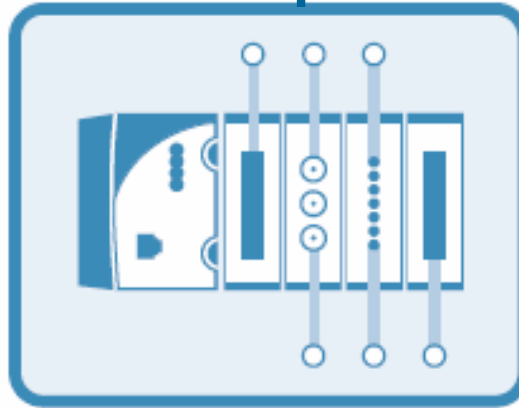


Diseño gráfico de sistemas

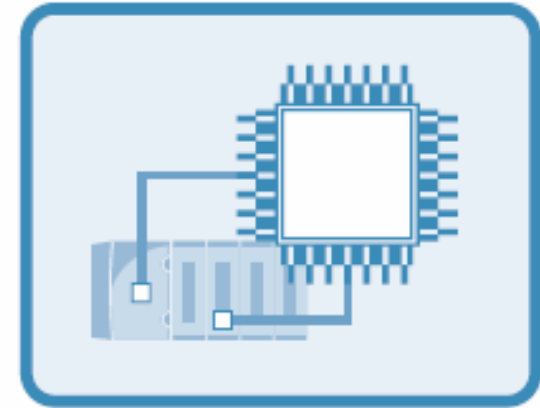
Diseño



Prototipo



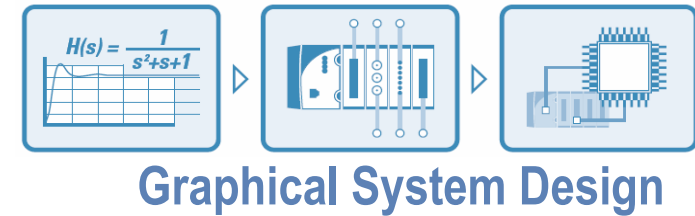
Distribuido



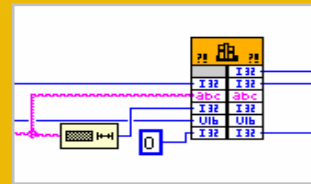
Graphical System Design

El diseño gráfico de sistemas es una plataforma de software gráfica y abierta combinada con arquitecturas de hardware programable y estándar para realizar diseños, prototipos y distribuciones de sistemas desde simples a complejos.

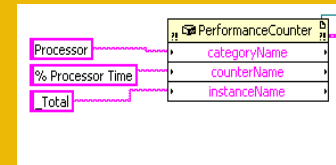
Diseño Gráfico de Sistemas SOFTWARE



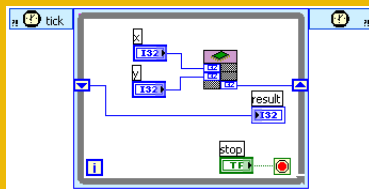
Código C/DLLs



.NET



Programación VHDL



Mat. textual

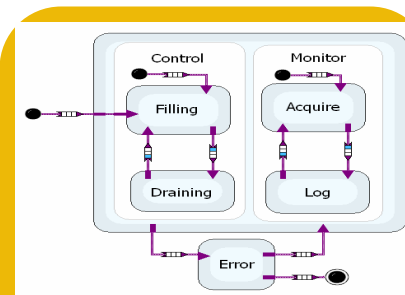
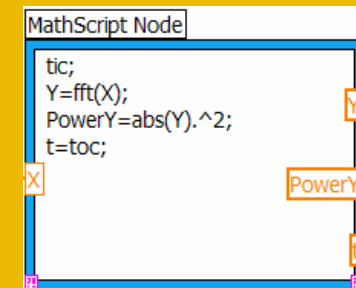
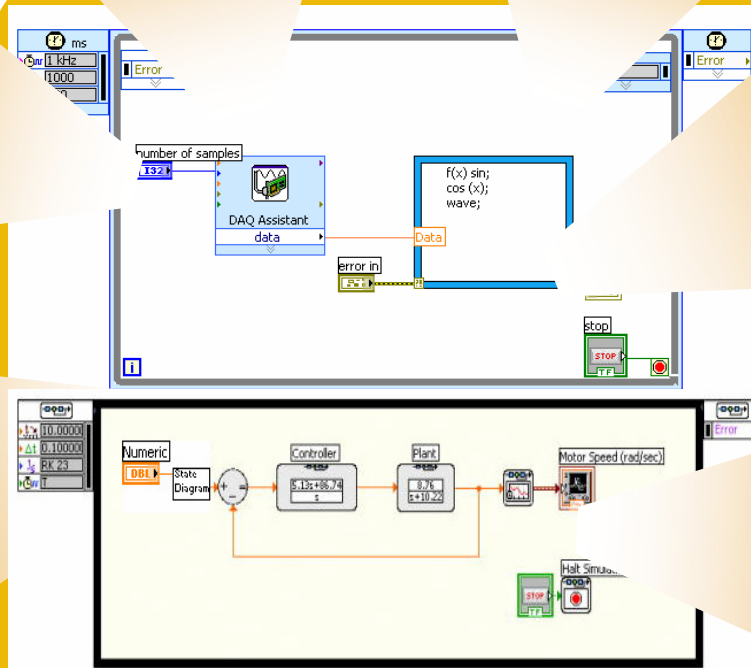
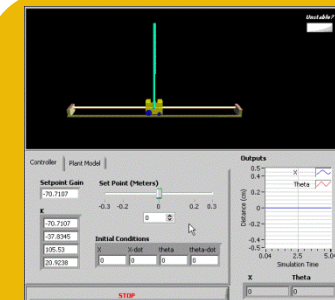


Diagrama de estado

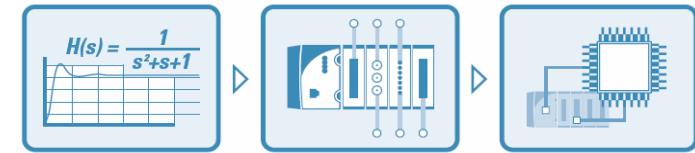


Flujo de datos gráfico



Simulación

Diseño Gráfico de Sistemas HARDWARE



Graphical System Design

NI CompactRIO

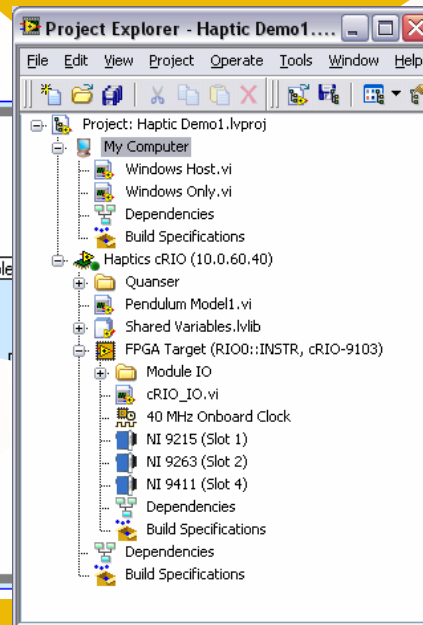


Procesadores
multicore

FPGA



PXI



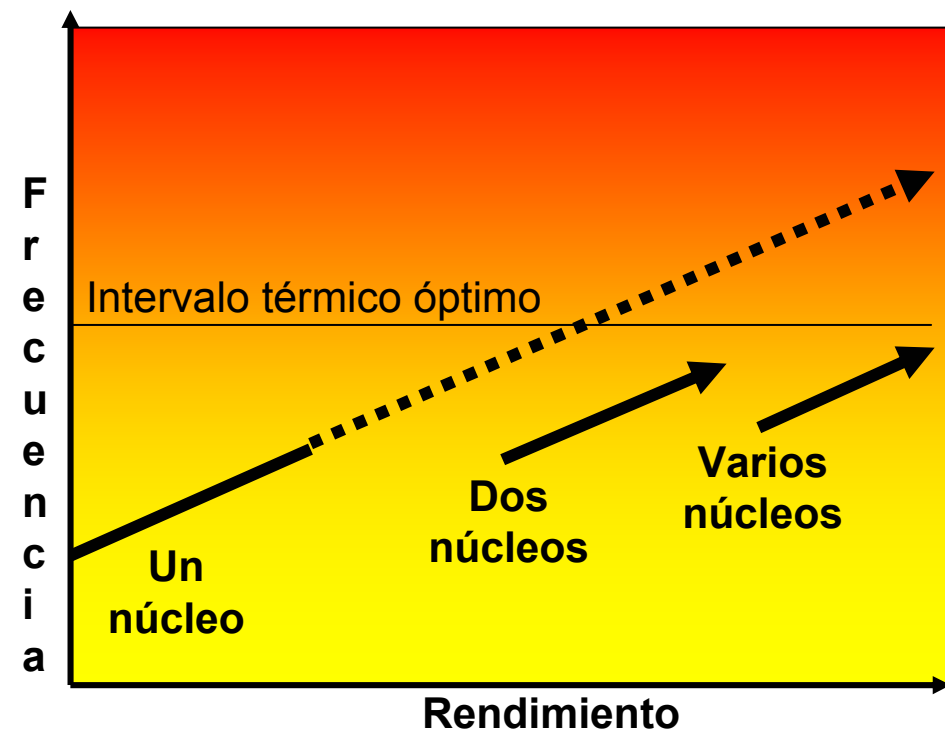
Flujo de datos gráfico



Microprocesador
/DSP

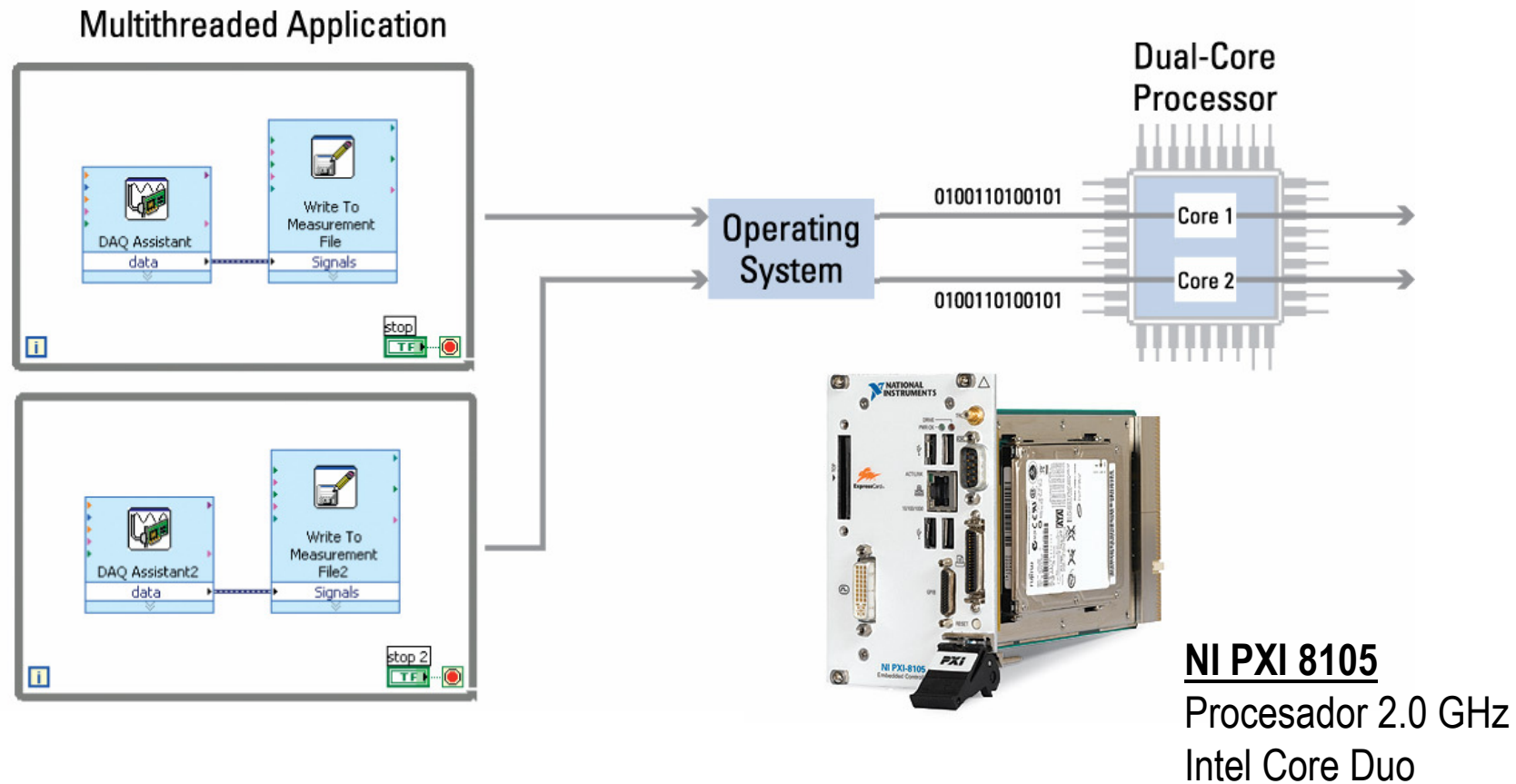
Procesadores multicore

- El ritmo de consumo de energía en procesadores llegó a un “nivel insalvable”
- Multicore ofrece dos “cerebros” de computación paralelos
- A menor frecuencia de reloj, menos consumo de energía
- Arquitectura: “Intel aspira a 32 núcleos antes de 2010”



Más rendimiento para la mayoría de las aplicaciones sin aumentar la velocidad de reloj

La programación gráfica utiliza procesadores multicore

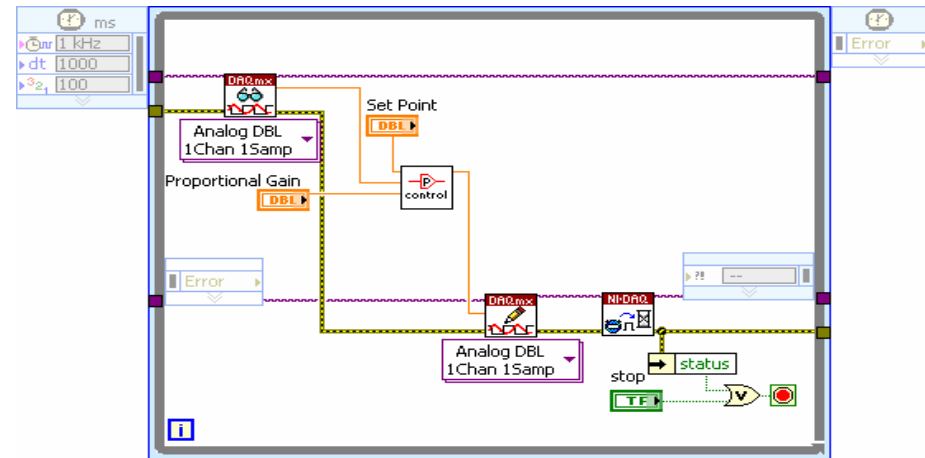


LabVIEW Real-Time



Develop on
Host Computer

Execute on
RT Target



CVS



cFieldPoint



cRIO



PXI



PC

100 Hz

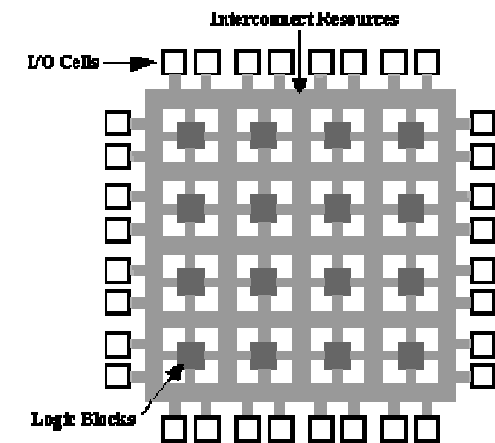
4 kHz

40 kHz

50 kHz

Field-Programmable Gate Array (FPGA)

- ¿Qué es?
 - Un chip de silicio con puertas lógicas sin conexión
- ¿Cómo funciona?
 - Define el comportamiento del hardware a través del software
 - Compila y descarga en el hardware
- Ventajas
 - Ejecución paralela rápida
 - Reconfigurable
 - Fiable



Programación FPGA simplificada

VHDL

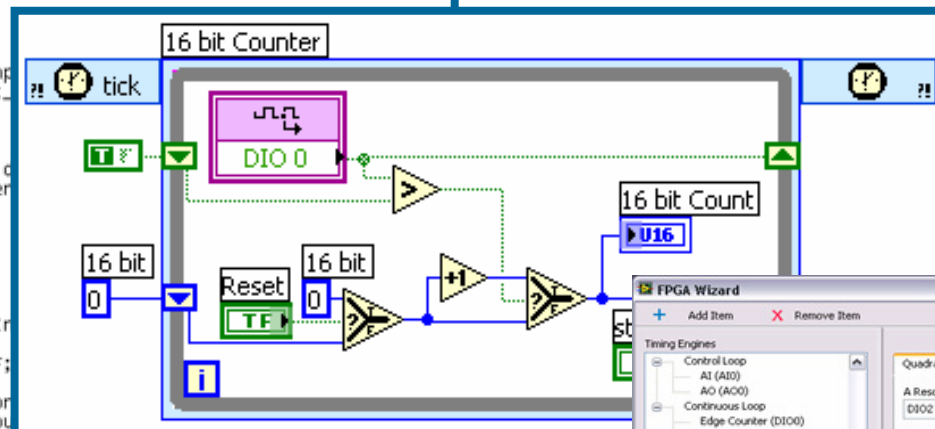
```
-- First we synchronize the asynchronous digital input to our clock
-- by inserting two flip flops.
SynchronizationFFs:
process( aReset, Clk )
begin
    if aReset then
        cDigitalInput_ms <= false;
        cDigitalInput <= false;
    elsif rising_edge(Clk) then
        cDigitalInput_ms <= aDigitalInput_ms;
        cDigitalInput <= cDigitalInput_ms;
    end if;
end process SynchronizationFFs;

-- Then we keep track of what the digital input was in the previous
-- clock cycle by inserting another flip flop.
PreviousDigitalInputFF:
process( aReset, Clk )
begin
    if aReset then
        cPrevDigitalInput <= false;
    elsif rising_edge(Clk) then
        cPrevDigitalInput <= cDigitalInput;
    end if;
end process PreviousDigitalInputFF;

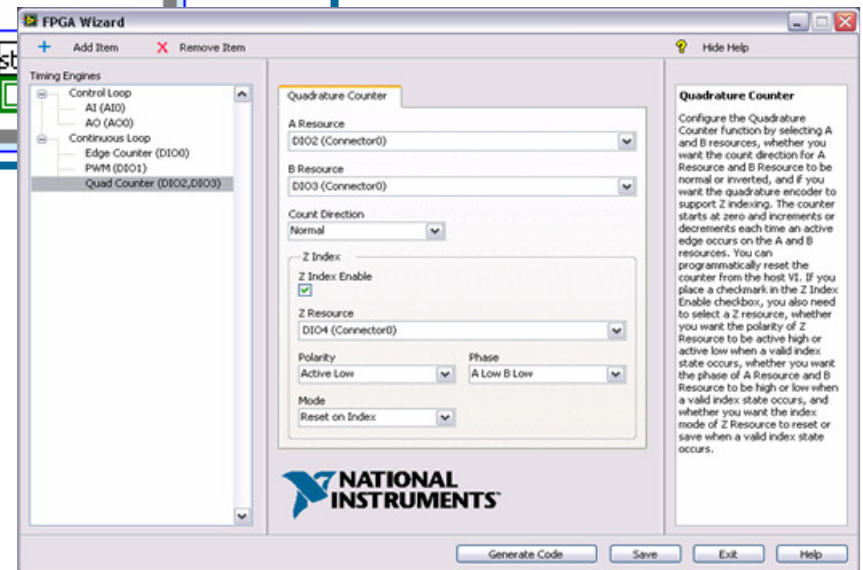
-- Then we have a little combinatorial logic to detect a rising edge.
cRisingEdgeDetected <= cPrevDigitalInput <= false;

-- And finally we have a register that increments when that rising
-- edge is detected.
CounterRegister:
process( aReset, Clk )
begin
    if aReset then
        cCountReg <= (others => '0');
    elsif rising_edge(Clk) then
        if cRisingEdgeDetected then
            cCountReg <= cCountReg + 1;
        end if;
    end if;
end process CounterRegister;
cCount <= cCountReg;
end rtl;
```

Programación LabVIEW FPGA



Asistente LabVIEW FPGA



PAC (Programmable Automation Controllers)

- Robustez y fiabilidad del PLC
- Potencia de procesamiento y flexibilidad del PC
- Modular y funcionalidad E/S

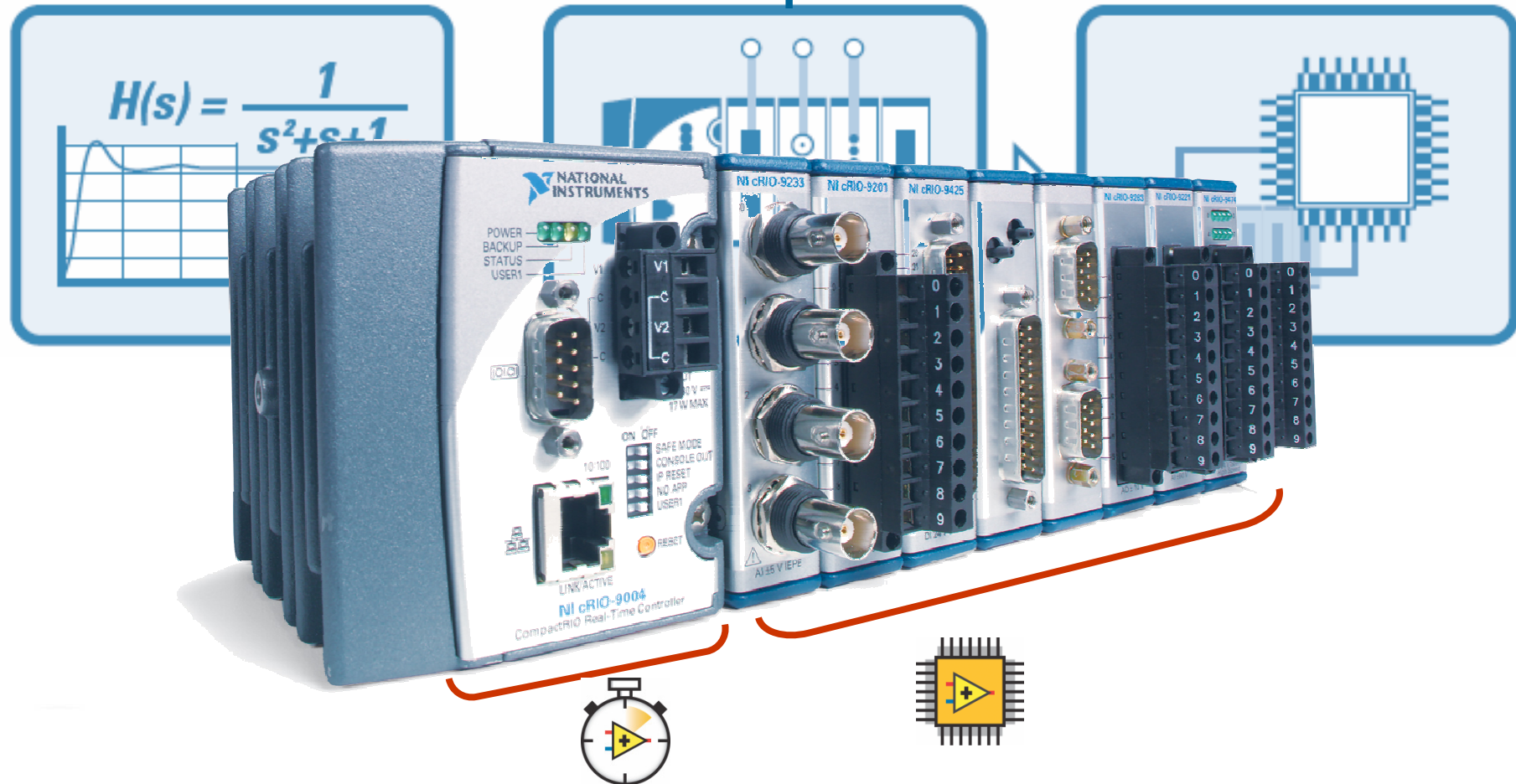


Diseño Gráfico de Sistemas

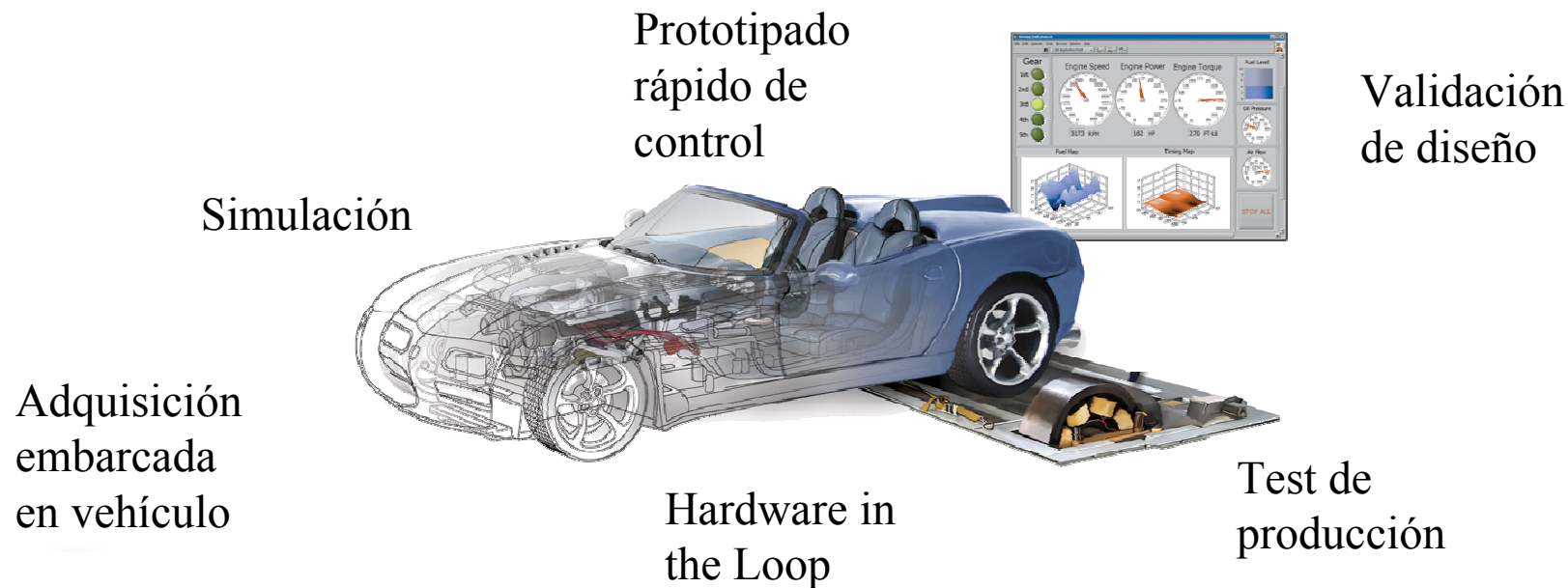
Diseño

Prototipo

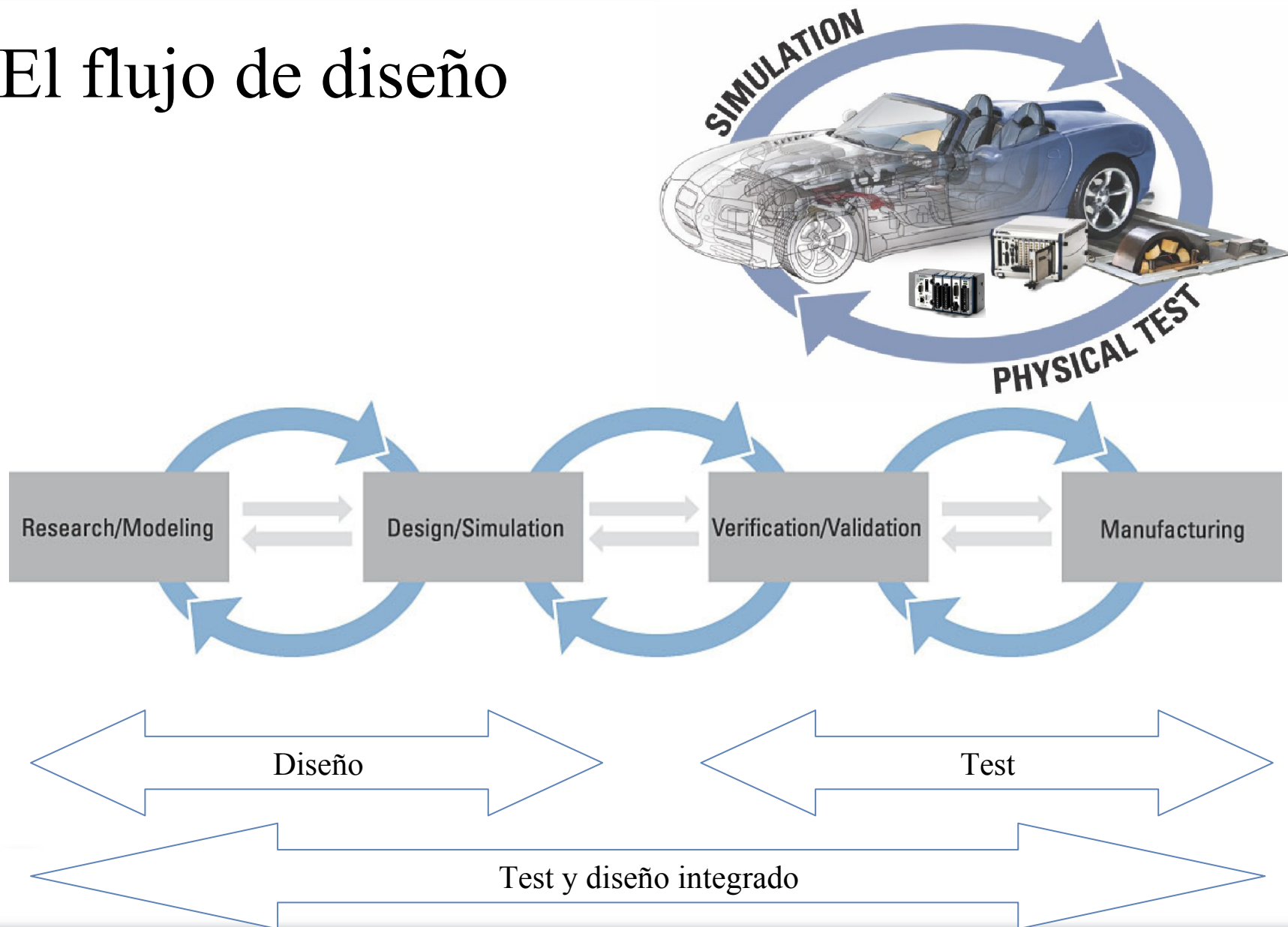
Distribuido



Una plataforma integrada para toda la cadena de desarrollo del producto



El flujo de diseño



Alcance de aplicaciones de control

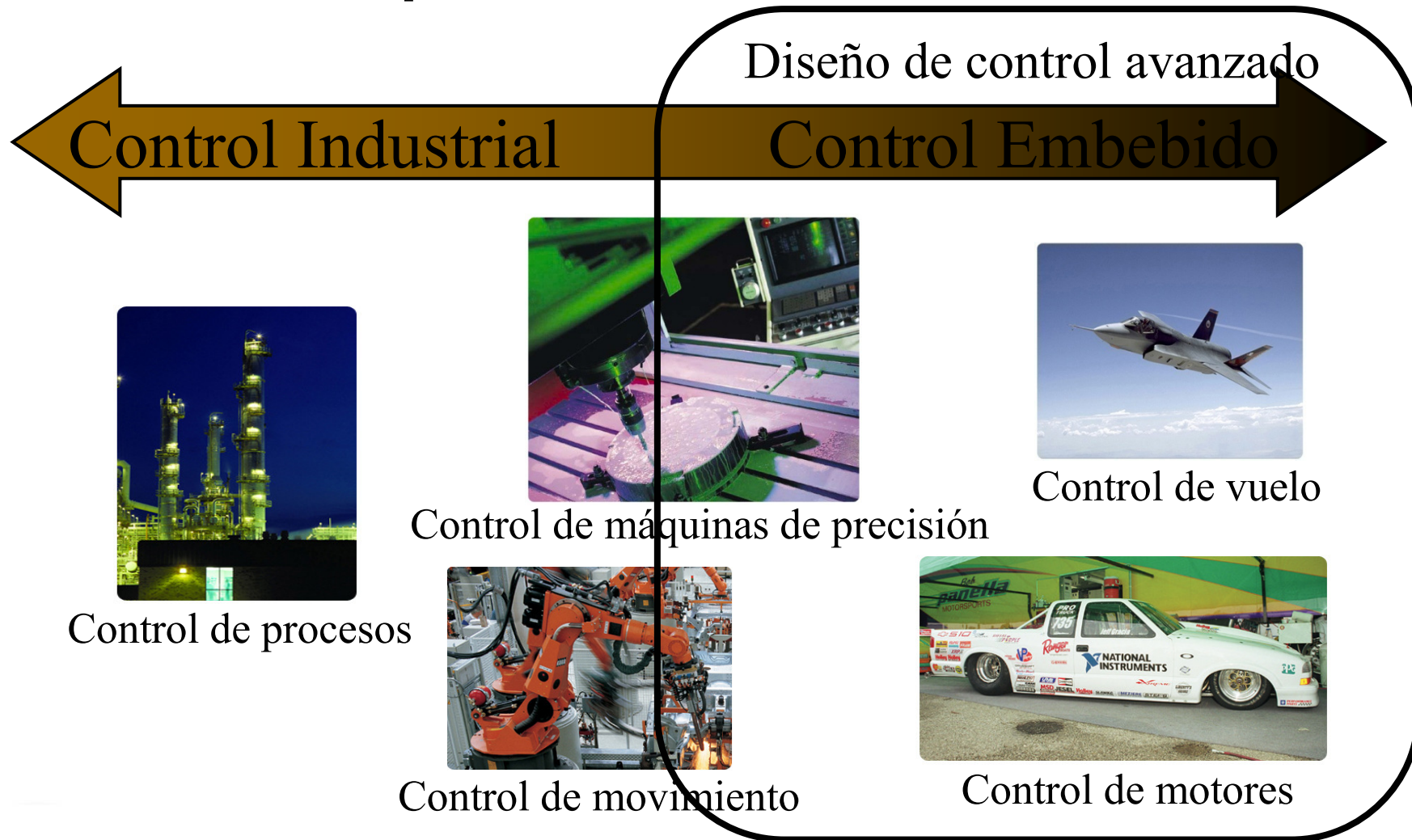


Diagrama V. Control embebido basado en modelo

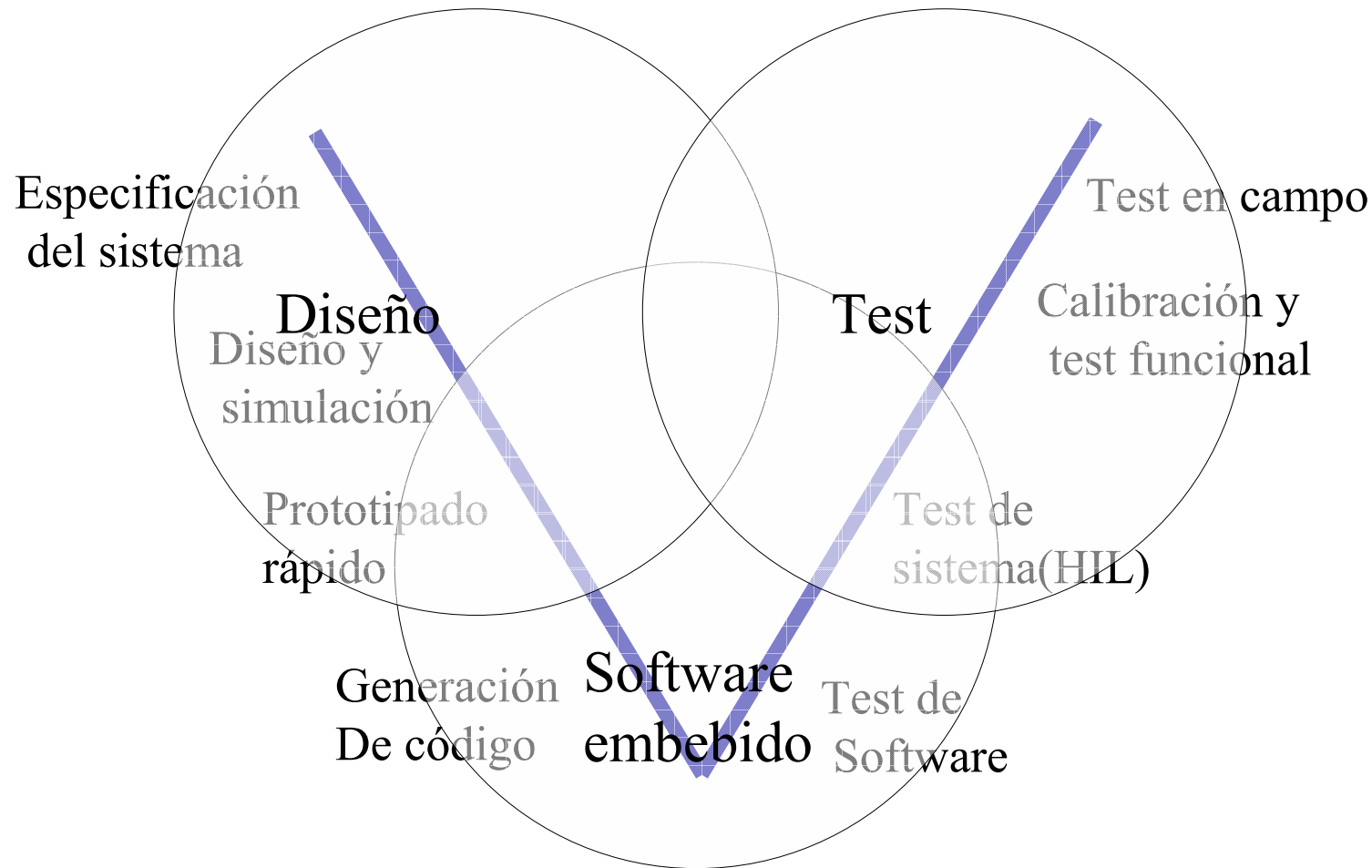
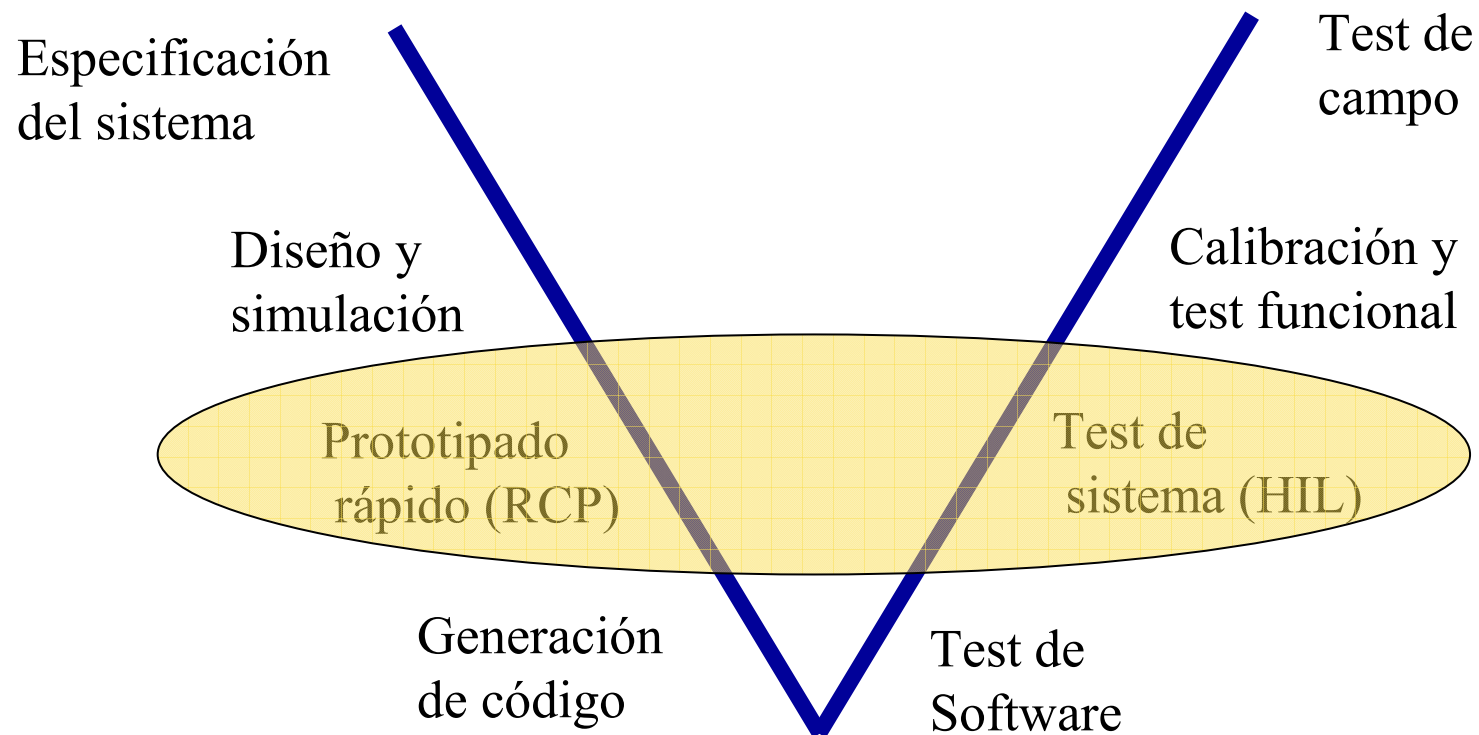
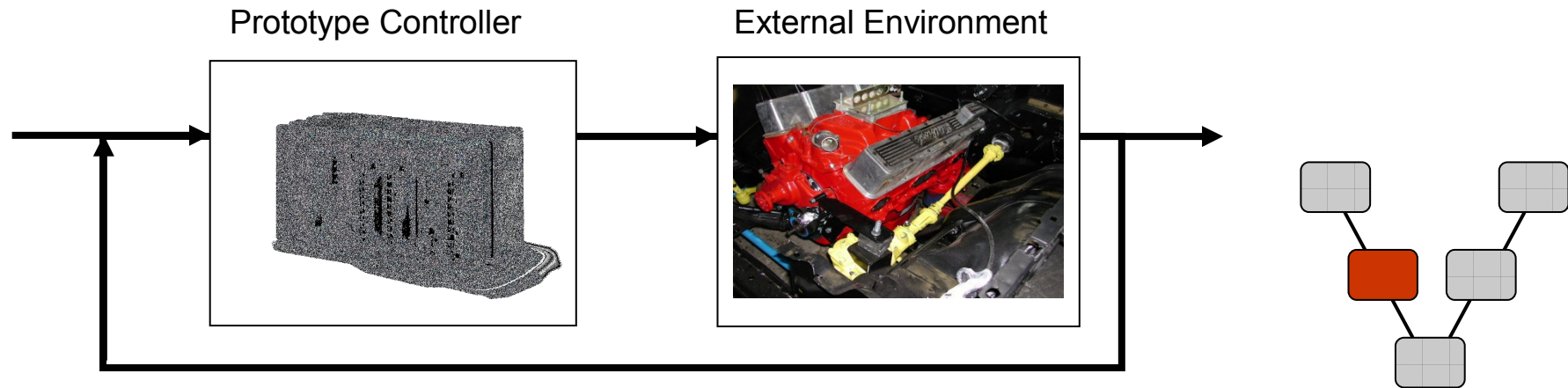


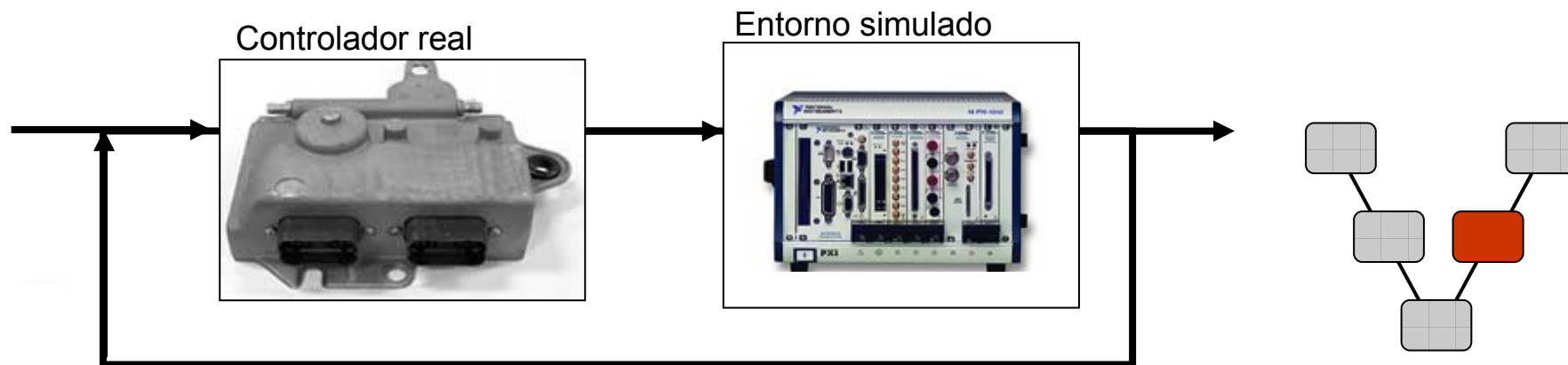
Diagrama V. Control embebido basado en modelo



Prototipado rápido de control



Test de Hardware-In-the-Loop (HIL)



REFERENCIAS DE PROYECTOS

- CERN
 - Control de colimadores para aceleradores de partículas
- DRIVEN
 - RCP Prototipado Rapido de unidad de control de motor de moto
- MICRONOVA
 - HIL Simulación Tiempo Real de motor BMW
- FAG INDUSTRIAL SERVICES
 - Sistema Embebido monitorización en Aerogeneradores
- LEGO MINDSTORMS
 - Robot programable con LabVIEW

CERN (European Council for Nuclear Research)

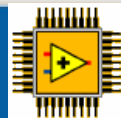


DRIVEN Prototipado Rápido

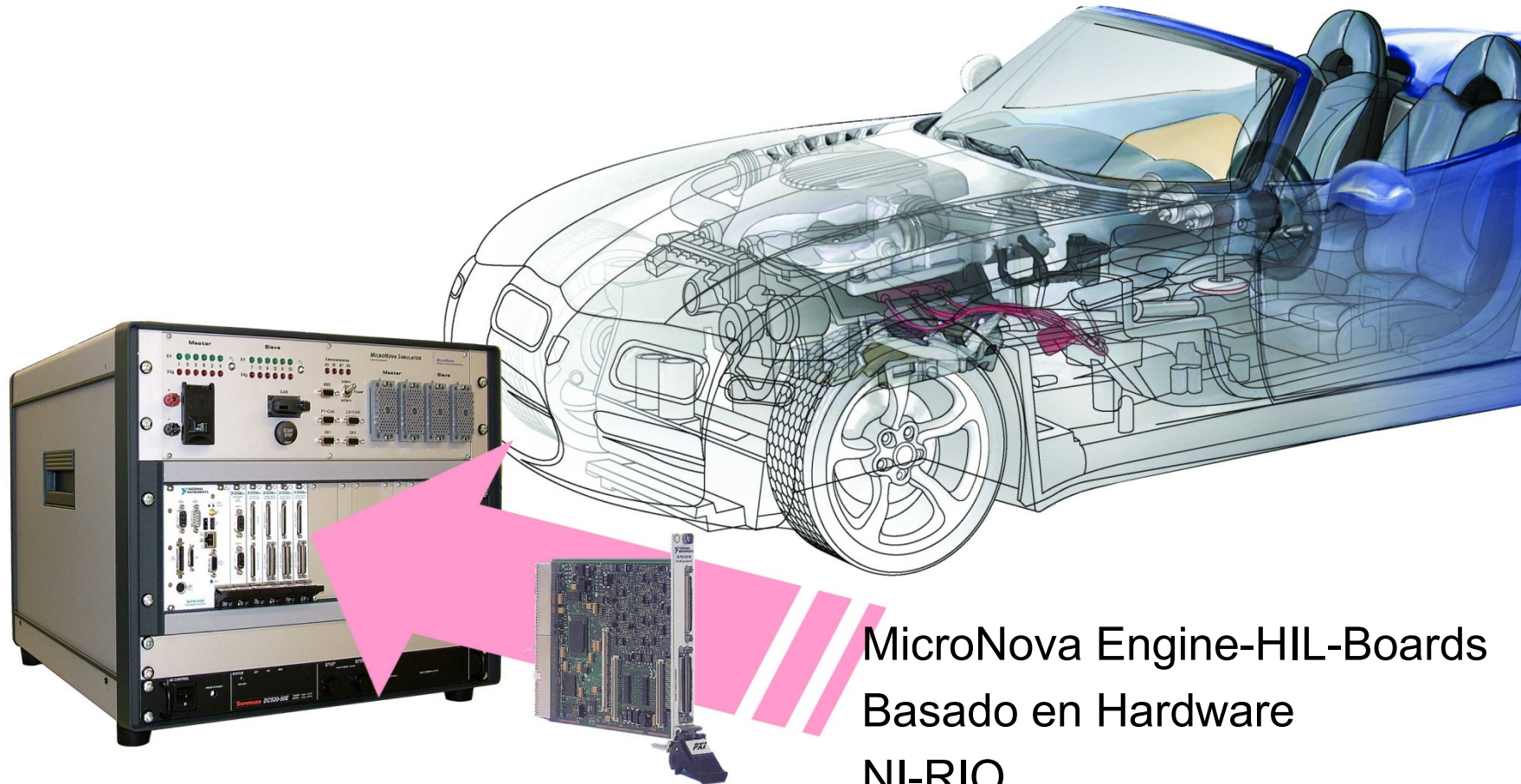
Drivven: “Hicimos el prototipo de un sistema completo de control de motor ... en sólo 3 meses. En proyectos anteriores habíamos tardado por lo menos dos años y gastado más de \$500,000 para desarrollar sistemas ECU similares.”



Automotive Rapid Control Prototyping (RCP)



Ejemplo simulación real time de motor : MicroNova Sistema HIL en PXI



FAG Industrial Services (FIS)

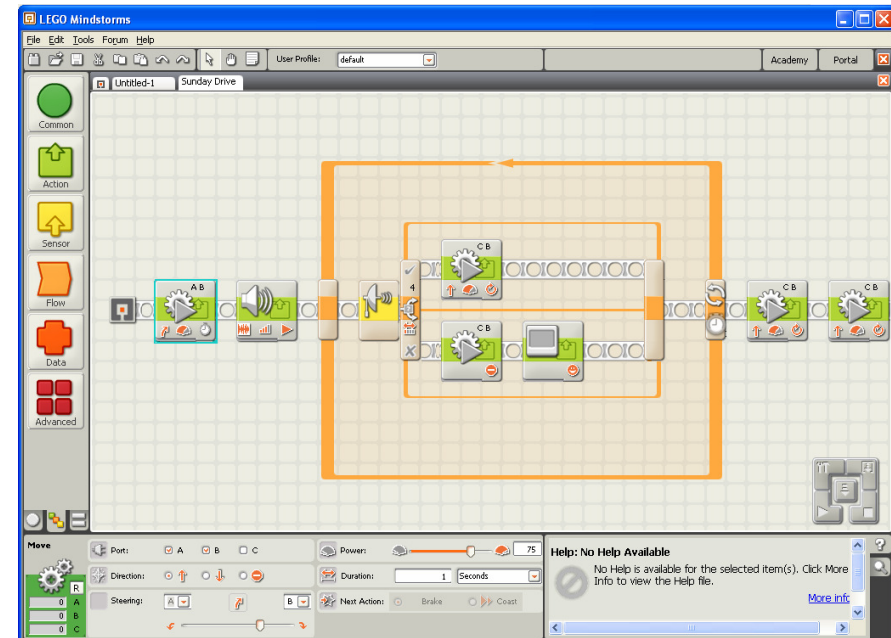


- Proveedor de soluciones y servicios MCM
 - Sistemas basados en electrónica a medida
- Nueva generación de productos
 - Serie X1 para monitorización desarrollados con tecnología GSD de National Instruments

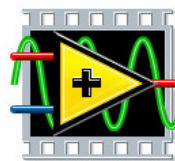




MINDSTORMS



POWERED BY



NATIONAL INSTRUMENTS™
LabVIEW™

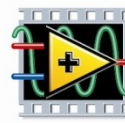
ni.com/spain





MINDSTORMS NXT

POWERED BY

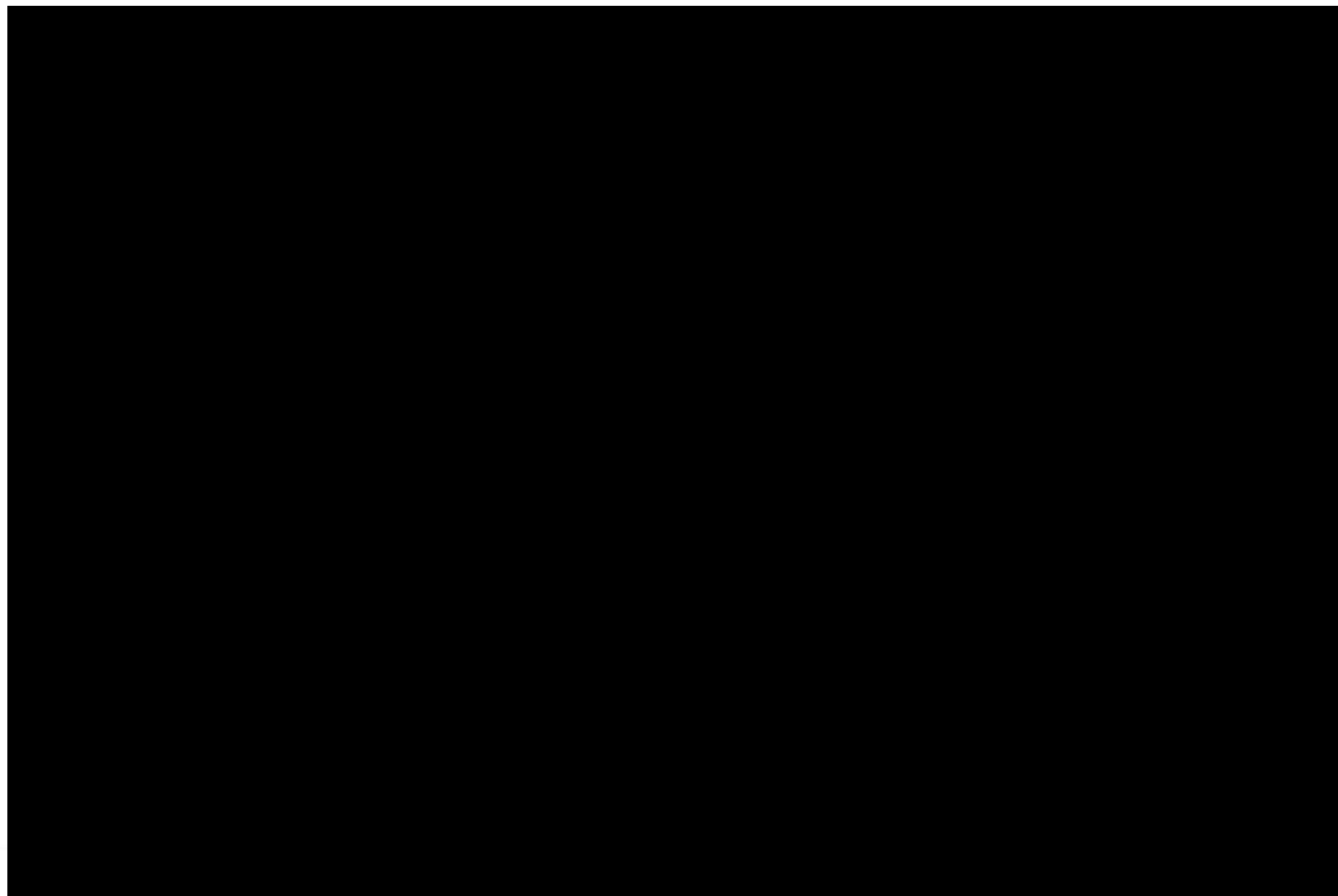


NATIONAL INSTRUMENTS

LabVIEW™

- **Tecnología LabVIEW Express**
- **Módulo inteligente**
 - Procesador de 32 bits
 - Comunicación USB 2.0 y Bluetooth
 - Visualización 100 x 64 píxeles
 - 3 salidas / 4 entradas
 - Altavoces – 8 kHz
- **Sensores/actuadores**
 - Luminosidad
 - Sonido (dB)
 - Ultrasónico (distancia)
 - Contacto
 - Motores paso paso





MÁS INFORMACIÓN

- www.ni.com/labVIEW
- www.ni.com/embedded
- <http://www.ni.com/academic/mindstorms/>
- <http://www.ni.com/solutions/>
- **YON ASENSIO ROY** **yon.asensio@ni.com**

GRACIAS